

## TITLE OF THE INVENTION

### IMAGE SENSOR, DRIVING METHOD AND CAMERA

## BACKGROUND OF THE INVENTION

### 5 (1) Field of the Invention

ダイナミック型シフトレジスタを含むMOS型固体撮像装置に関し、特にダイナミック型シフトレジスタのリセット動作の改良に関する。

### (2) Description of the Related Art

近年、固体撮像装置の一つとして、増幅型MOSセンサを用いた固体  
10 撮像装置が注目されている。この固体撮像装置は、画素を表すセル毎に  
フォトダイオードで検出した信号をトランジスタで増幅するものであり、  
高感度という特徴を持つ。

このような固体撮像装置では、二次元に配列された画素を有する撮像  
素子を水平走査又は垂直走査する回路としてダイナミック型シフトレジ  
15 スタが用いられ、回路の簡素化、高密度化及び低消費電力化を図ってい  
る。

図1は、従来一般的な固体撮像装置の概略構成を示すブロック図で  
ある。この固体撮像装置は、二次元に配列された画素を有する撮像部6  
1と、撮像部61の一行を選択するための行選択信号を出力するシフト  
20 レジスタ62と、選択された行内の一画素するための画素選択信号を出  
力するシフトレジスタ63と、選択された画素から画素信号を取り出す  
画素処理部64と、取り出された画素信号を増幅するプリアンプ65と  
を備える。

図2は、従来NMOSEDダイナミック型のシフトレジスタの構成を示  
すブロック図であり、シフトレジスタ62、63として利用される。同  
25 図では4段しか示していないが、実際には数百～数千段ある。

図中の、クロック信号 Clk1 及び Clk2 はシフト動作の基準となる二相クロック信号である。Clk1 信号は奇数番目の単位レジスタに、Clk2 信号は偶数番目の単位レジスタに入力される。これにより、奇数番目の単位レジスタと偶数番目の単位レジスタとが交互に動作する。

5      同図において、Res 1、Res 2・・・(何れか 1 つを指す場合は Res と略す) は、入力信号 In の論理値をクロック信号 Clk に同期して内部に記憶し、記憶した論理値を出力信号 Out 及び出力信号 Next として出力する単位レジスタである。出力信号 Out は、行選択信号又は列選択信号として撮像部 61 に出力される。

10      トランジスタ Tr3-1、3-2、・・・(同 Tr3) は、単位レジスタへの入力信号 In をリセットするリセットトランジスタである。ここで、入力信号のリセットというのは、入力信号をローレベルにすることによって、当該入力信号線に接続された容量(トランジスタのゲート容量など)を放電することをいう。すなわち、トランジスタ Tr3 は、それが接続され  
15      た入力信号 In を有する単位レジスタの次段の単位レジスタの出力 Out がハイレベルのときに、当該入力信号 In をローレベルにすることによって、当該単位レジスタと前段の単位レジスタ内の記憶素子に蓄積された電荷を放電することによって入力信号 In をリセットする。もし、リ  
20      セットしなければ単位レジスタ内部にいつまでも電荷が残りハイレベルを保ち続けるからである。リセットされた後ローレベル又はバイインピーダンスとなる。

トランジスタ Tr7-1、7-2、・・・(同 Tr7) は、リセット制御信号 RS がハイレベルになったときオンし、全単位レジスタの入力信号を一斉に  
リセットする。リセット制御信号 RS は、単位レジスタ Res1 の入力信  
25      号 In1 にスタートパルスに同期して、その直前にリセットパルスとして入力される。これによりスタートパルス印加前に全ての単位レジスタが

リセット（オールクリア）される。

図 3 A は、単位レジスタ Res の構成を示す回路図である。同図のように単位レジスタは、N M O S 型トランジスタ Tr1、Tr2、キャパシタ C1 からなる。入力信号 In がハイレベルである場合の単位レジスタの動作  
5 説明図を図 3 B に示す。入力信号 In がハイレベルであるので、クロック信号 Clk の立ち上がり（図中 ）の前に、トランジスタ Tr1 のゲート容量及びキャパシタ C 1 の電位によってトランジスタ Tr1 のゲート電極は既にハイレベルになっている。この状態で、クロック信号 Clk がローレベルからハイレベルに立ち上がると、トランジスタ Tr 1 のゲート電圧  
10 In がキャパシタ C 1 を介して昇圧（ブートと呼ぶ）される（同 ）。また、トランジスタ Tr 1 はゲートにハイレベルよりも高電圧が印加されることから、ゲート下のポテンシャルがクロック信号（clk）のハイレベル以上になり Out 信号に Clk 信号のハイレベルが出力される（同 ）。Clk 信号が立ち下がると、Out 信号に Clk 信号のローレベルが出力される。  
15 このとき、Next 信号は、一方向性トランジスタ Tr2 のゲート容量にハイレベルが保持されているので、Clk 信号が立ち下がった後もハイレベルを出力する。

一方、入力信号 In がローレベル（又はフローティング）である場合にはブートトランジスタ Tr1 がオンしないので、クロック信号 Clk が入  
20 力されても、Out 信号、Next 信号は何れもローレベル（又はフローティング）のままである。

図 4 は、図 2 におけるトランジスタ Tr3 によるリセット動作を示すタイムチャートである。同図においてクロック信号 Clk1、Clk2、入力信号(又は内部データ)In1～In4、出力信号 Out1～Out4 は、図 2、図 3 に  
25 示した信号である。

まず、単位レジスタ Res1 は、Clk1 信号（図中 ）に同期して、ハイ

レベル状態の入力信号 In1 をブートして内部に保持する（同 ）。これと同時に画素選択信号として Out1 信号を出力し（同 ）、Next1 信号をハイレベルにする。ハイレベルになった Next1 信号は入力信号 In2 として次段の単位レジスタ Res2 に入力される。このとき、Clk1 信号が入力された他の奇数番目の単位レジスタは、その入力がローレベル（又はハイインピーダンス状態）であり、内部にハイレベルを取り込まない。

このようにして、クロック信号 Clk1 が供給されている奇数番目の単位レジスタのシフト動作がなされる。次のクロック信号 Clk2 によって、偶数番目の単位レジスタのシフト動作がなされる。

10      また、出力信号 Out2 がハイレベルになると、リセットトランジスタ Tr3-1 がオンになり、入力信号 In1 をローレベルにするので、単位レジスタ Res1 内部のトランジスタ Tr1 のゲート容量及びキャパシタ C1 の電荷が放電し、単位レジスタ Res1 の入力信号 In1 がリセットされる。

15      出力信号 Out3 がハイレベルになると、リセットトランジスタ Tr3-2 がオンになり、単位レジスタ Res2 内のトランジスタ Tr1 のゲート容量及びキャパシタ C1 が放電すると共に、Next1 信号線を介して単位レジスタ Res1 内の一方向性トランジスタ Tr2 のゲート容量の電荷も放電する。これにより単位レジスタ Res2 の入力信号 In2 がリセットされる。

20      このようにして、NMOS 型ダイナミックシフトレジスタは、ハイレベルを出力した単位レジスタが、前段の単位レジスタへの入力信号 In をリセットする。

25      このようなシフトレジスタの先行技術として特許文献 1 がある。特許文献 1 では、単位レジスタ間を順方向に接続するトランジスタ群と、逆方向に接続するトランジスタ群を備えることによりシフト方向を選択可能な双方向シフトレジスタを開示している。

図 5 は、従来の双方向レジスタの構成を示すブロック図である。同図

は、図 1 に示したシフトレジスタと比較して、トランジスタ Tr4-1、Tr4-2、・・・（何れか 1 つを指す場合は Tr4 と略す）と、トランジスタ Tr5-1、Tr5-2、・・・（同 Tr5）と、トランジスタ Tr8-1、Tr8-2、・・・（同 Tr8）と、トランジスタ Tr9-1、Tr9-2、・・・（同 Tr9）と、トランジスタ Tr10-1、Tr10-2、・・・（同 Tr10）とが追加されている点と、制御信号 Norm 及び Rev が指定される点とが異なるので、異なる点を中心に説明する。

制御信号 Norm、Rev は、シフト方向を指定する信号であり、(Norm、Rev) = (ハイレベル、ローレベル) である場合には順方向シフト動作を指定し、(Norm、Rev) = (ローレベル、ハイレベル) である場合には逆方向シフト動作を指定する。

トランジスタ Tr4 は、制御信号 Norm がハイレベルのときオンになり、単位レジスタの入出力を順方向に接続する。また、トランジスタ Tr10 も、制御信号 Norm がハイレベルのときオンになり、単位レジスタの出力をリセットトランジスタ Tr3 に伝達する。

トランジスタ Tr5 は、制御信号 Rev がハイレベルのときオンになり、単位レジスタの入出力を逆に接続する。また、トランジスタ Tr9 も、制御信号 Rev がハイレベルのときオンになり、単位レジスタの出力をリセットトランジスタ Tr8 に伝達する。

順方向シフト動作では、トランジスタ Tr4 及び Tr10 がオン、Tr5 及び Tr9 がオフになっている。この状態で、出力信号をハイレベルに出力した単位レジスタは、前段（シフト方向後方）の単位レジスタの入力信号に接続されたトランジスタ Tr3 をトランジスタ Tr10 を介してオンにする。これにより前段の単位レジスタの入力信号をリセットする。

逆方向シフト動作では、トランジスタ Tr5 及び Tr9 がオンに、Tr4 及び Tr10 がオフになっている。この状態で、出力信号をハイレベルに出

力した単位レジスタは、前段（シフト方向後方）の単位レジスタの入力信号に接続されたトランジスタ Tr8 をトランジスタ Tr9 を介してオンにする。これにより前段の単位レジスタの入力信号をリセットする。

トランジスタ Tr7 は、図 2 と同様にオールクリア用のトランジスタであり、スタートパルスに同期してその直前にリセット制御信号 RS によってオンする。

また、特許文献 2 は、ズームモード等に対応するためシフトレジスタの途中からスタートを開始するシフトレジスタを開示している。例えば、シフトレジスタの 1 / 4 の位置からスタートし 3 / 4 の位置までを走査  
10 することを可能にしている。

#### 【特許文献 1】

特開昭 6 4 - 4 4 1 7 8 号公報

#### 【特許文献 2】

特開平 6 - 1 0 4 2 9 2 号公報

15 【発明が解決しようとする課題】

上記従来技術によれば、スタートパルスを印加した後レジスタ信号（出力信号 Out のパルス）が最終段に到達するまでに、次のスタートパルスを印加することができないという問題がある。

言い換えれば、従来のシフトレジスタは、シフト動作時に撮像素子に対して単位レジスタの 1 つだけがパルスを出力しながらシフトするという通常の走査を行うことができるが、2 つのパルスを同時に出力しながらシフトするという特殊な走査を行うことができない。ここで、特殊な走査は、例えば、2 つのパルスを同時に出力し、1 つ目のパルスによって撮像素子をリセットし 2 つ目のパルスによって撮像素子から画素値  
20 の読み出しを行う電子シャッタ機能等に利用される。この場合の電子シャッタ機能とは、1 つ目のパルスから 2 つ目のパルスまでの間隔によっ

て撮像素子の露光時間を調整することをいう。

また、上記従来技術における双方向レジスタでは、上記の問題に加えて、通常シフト用のリセット回路（図 5 中のトランジスタ Tr3、Tr10）、逆方向シフト用のリセット回路（トランジスタ Tr8、Tr9）、オールリセット用回路（トランジスタ Tr7）を備えるので、数多くのトランジスタを必要とし回路規模が大きくなるという問題がある。

## SUMMARY OF THE INVENTION

上記問題に鑑み本発明は、簡単な回路構成でシフト動作の途中で次のスタートパルスを印加することができるシフトレジスタを備えた固体撮像装置、固体撮像装置の方法及びカメラを提供することを目的とする。

上記課題を解決するため本発明の固体撮像装置は、ダイナミックロジック回路により形成され、二次元に配列された撮像素子の行又は列を順次選択するためのシフトレジスタを有する固体撮像装置であって、前記シフトレジスタは、信号を保持する複数段の単位レジスタと、複数の第 1 リセット回路と、複数の第 2 リセット回路とを有し、各第 1 リセット回路は、単位レジスタの 1 つに対応して備えられ、当該単位レジスタがハイレベルを出力したとき、当該単位レジスタのシフト方向後方に位置する後方単位レジスタの入力信号をリセットし、各第 2 リセット回路は、単位レジスタの 1 つに対応して備えられ、当該単位レジスタがハイレベルを出力したとき、当該単位レジスタのシフト方向前方に位置する前方単位レジスタの入力信号をリセットするよう構成されている。

この構成によれば、第 2 リセット回路が前方の単位レジスタの入力信号をリセットするので、シフト動作の途中の任意のタイミングで 2 つ目のスタートパルスを印加することができる。その結果、任意の間隔で 2 つのパルスを走査する特殊走査をすることができ、例えば電子シャッタ

に利用することができる。

ここで、前記各第 1 リセット回路は、対応する単位レジスタの出力信号がハイレベルであるときにオンする第 1 トランジスタを有し、前記後  
方単位レジスタへの入力信号線を第 1 トランジスタを介してローレベル  
5 にし、前記各第 2 リセット回路は、対応する単位レジスタの出力信号が  
ハイレベルであるときにオンする第 2 トランジスタを有し、前記前方単  
位レジスタの入力信号線を第 2 トランジスタを介してローレベルにする  
構成であってもよい。

この構成によれば、第 1、第 2 リセット回路はそれぞれトランジスタ  
10 1 つで構成されるので、簡単な回路構成にすることができる。

また、前記前方単位レジスタは、各第 2 リセット回路に対応する単位  
レジスタから少なくとも 2 段以上シフト方向前方に位置する何れかの単  
位レジスタであるように構成してもよい。この構成によれば、前記前方  
単位レジスタは、例えば、3 段、10 段、20 段などシフト方向の前方  
15 に位置する任意のレジスタとしておくことができる。

また、本発明の固体撮像装置は、ダイナミックロジック回路により形  
成され、二次元に配列された撮像素子の行又は列を順次選択するための  
双方向シフトレジスタを有する固体撮像装置であって、前記双方向シフ  
トレジスタは、信号を保持する複数段の単位レジスタと、複数の第 1 リ  
20 セット回路と、複数の第 2 リセット回路とを有し、各第 1 リセット回路  
は、単位レジスタの 1 つに対応して備えられ、順方向シフト動作時に当  
該単位レジスタがハイレベルを出力したとき、当該単位レジスタのシフ  
ト方向後方に位置する順方向後方単位レジスタの入力信号をリセットし、  
逆方向シフト動作時に対応する単位レジスタがハイレベルを出力したと  
25 き、当該単位レジスタからシフト方向前方に位置する逆方向前方単位レ  
ジスタの入力信号をリセットし、各第 2 リセット回路は、単位レジスタ



の 1 つに対応して備えられ、順方向シフト動作時に、当該単位レジスタがハイレベルを出力したとき、当該単位レジスタのシフト方向前方に位置する順方向前方単位レジスタの入力信号をリセットし、逆方向シフト動作時に対応する単位レジスタがハイレベルを出力したとき、当該単位  
5 レジスタのシフト方向後方に位置する逆方向後方単位レジスタの入力信号をリセットするよう構成されている。

この構成によれば、順方向シフト動作時には、第 2 リセット回路がシフト方向前方の単位レジスタの入力信号をリセットし、逆方向シフト動作時には、第 1 リセット回路がシフト方向前方の単位レジスタの入力信  
10 号をリセットする。このことから、順方向シフト動作と逆方向シフト動作の何れにおいてもシフト動作の途中の任意のタイミングで 2 つ目のスタートパルスを加えることができる。その結果、順方向シフト動作と逆方向シフト動作の何れにおいても任意の間隔で 2 つのパルスを走査する特殊走査をすることができ、例えば電子シャッタに利用することが  
15 できる。

ここで、前記双方向シフトレジスタは、順方向シフト動作において前記複数段の単位レジスタの入出力を順方向に接続する複数の順接続用トランジスタと、逆方向シフト動作において前記複数段の単位レジスタの入出力を逆方向に接続する複数の逆接続用トランジスタとを有し、各第  
20 1 リセット回路は、対応する単位レジスタの出力信号がハイレベルであるときにオンになりかつグラウンド線に接続された第 1 トランジスタを有し、前記順方向後方単位レジスタへの入力信号線と第 1 トランジスタとの間を前記順接続用トランジスタを介して接続するとともに、前記逆方向前方単位レジスタの入力信号線と第 1 トランジスタとの間を前記逆  
25 接続用トランジスタを介して接続し、各第 2 リセット回路は、対応する単位レジスタの出力信号がハイレベルであるときにオンになりかつグラ

5      ウンド線に接続された第2トランジスタを有し、前記順方向前方単位レジスタへの入力信号線と第2トランジスタとの間を前記順接続用トランジスタを介して接続するとともに、前記逆方向後方単位レジスタの入力信号線と第2トランジスタとの間を前記逆接続用トランジスタを介して接続している構成としてもよい。

第1、第2トランジスタの各々が順方向シフト動作時におけるリセットトランジスタと逆方向シフト動作時におけるリセットトランジスタを兼用しているので、回路規模を小さくすることができ、通常撮影と電子シャッタ機能のいずれでも上下反転画像を得ることができる。

10      また、前記順方向前方単位レジスタは、各第2リセット回路に対応する単位レジスタから少なくとも2段以上シフト方向前方に位置する何れかの単位レジスタであり、前記逆方向前方単位レジスタは、各第1リセット回路に対応する単位レジスタから少なくとも2段以上シフト方向前方に位置する何れかの単位レジスタである構成としてもよい。

15      また、順方向前方単位レジスタ、逆方向前方単位レジスタは、各第2リセット回路に対応する単位レジスタから少なくとも2段以上シフト方向前方に位置する何れかの単位レジスタであるように構成してもよい。  
この構成によれば、順方向前方単位レジスタ、逆方向前方単位レジスタはそれぞれ例えば、3段、10段、20段などシフト方向の前方に位置  
20      する任意のレジスタとしておくことができる。

また、本発明の固体撮像装置の駆動方法及びカメラも上記と同様の手段、作用、効果を有する。

## BRIEF DESCRIPTION OF THE DRAWINGS

25      These and the other objects, advantages and features of the invention will become apparent from the following description

thereof taken in conjunction with the accompanying drawings which

illustrate a specific embodiment of the invention.

In the drawings:

5 図 1 は、一般的な固体撮像装置の概略構成を示すブロック図である。

図 2 は、従来の NMOS ダイナミック型のシフトレジスタの構成を示すブロック図である。

図 3 A は、単位レジスタの構成を示す回路図である。

図 3 B は、単位レジスタの動作説明図である。

10 図 4 は、図 1 におけるトランジスタによるリセット動作を示すタイムチャートである。

図 5 は、従来の双方向レジスタの構成を示すブロック図である。

図 6 は、実施の形態 1 におけるシフトレジスタの構成を示すブロック図である。

15 図 7 A は、1 つの単位レジスタだけが出力信号を出力する通常走査モードにおける動作タイミングを示すタイムチャートである。

図 7 B は、2 つの単位レジスタが出力信号を出力する特殊走査モードにおける動作タイミングを示すタイムチャートである。

20 図 8 は、実施の形態 2 における双方向シフトレジスタの構成を示す図である。

図 9 は、順方向後方単位レジスタがリセットされる様子を示す説明図である。

図 10 は、順方向シフトにおいて前方にある単位レジスタの入力信号をリセットする様子を示す説明図である。

25 図 11 は、順方向シフトにおいて後方に隣接する単位レジスタの入力信号をリセットする様子を示す説明図である。

図 1 2 は、逆方向シフトにおいて前方にある単位レジスタの入力信号をリセットする様子を示す説明図である。

図 1 3 A は、逆方向シフト動作時における通常走査のタイムチャートを示す。

5 図 1 3 B は、逆方向シフト動作時における特殊走査のタイムチャートを示す。

図 1 4 は、他の実施の形態におけるシフトレジスタの構成を示すブロック図である。

## 10 DESCRIPTION OF THE PREFERRED EMBODIMENT

### <実施の形態 1>

図 6 は、本発明の実施の形態 1 におけるシフトレジスタの構成を示すブロック図である。このシフトレジスタは、図 1 に示した固体撮像装置を備えるカメラにおいて、行選択信号を出力するシフトレジスタ 6 2、  
15 画素選択信号を出力するシフトレジスタ 6 3 の何れか、又は両者として備えられる。図 6 では便宜上 4 段しか図示していないが、実際には画素数に応じて数百～数千の段数が存在する。

図 6 のようにシフトレジスタは、単位レジスタ Res1、Res2、・・・(何れか 1 つを指す場合は Res と略す)と、トランジスタ Tr3-1、Tr3-2・・・  
20 (同 Tr3)と、トランジスタ Tr8-3、Tr8-4・・・(同 Tr8)とを備え、シフト方向後方の単位レジスタに加えて、シフト方向前方にある単位レジスタの入力信号をリセットするように構成されている。

単位レジスタ Res は、入力信号 In の論理値をクロック信号 Clk に同期して内部に記憶し、記憶した論理値を出力信号 Out 及び出力信号 Next  
25 として出力する。ここで論理値はハイレベルとフローティングの 2 状態の何れか又はハイレベルとローレベルの 2 つの状態の何れかである。た

だし、入力信号 In に現れる電圧は、単位レジスタ内部でブートされるので一時的にハイレベルよりも高電圧になる。単位レジスタ res の個々の構成は図 3 A に示した構成と同じであり、内部動作タイミングも図 3 B と同じであるので説明を省略する。

5      トランジスタ Tr3 は、当該トランジスタ Tr3 が入力信号 In に接続された単位レジスタの次段の単位レジスタの出力 Out がハイレベルのときに、当該入力信号 In をローレベルにすることによって、単位レジスタ内の記憶素子に蓄積された電荷を放電するためのリセットトランジスタである。もし、リセットしなければ単位レジスタ内部にいつまでも電荷が残りハイレベルを出力し続けるからである。リセットされた次のクロック信号では出力信号 Out 及び Next は、ローレベル出力又はハイインピーダンスとなる。

15      トランジスタ Tr8 は、当該トランジスタ Tr8 が入力信号 In に接続された単位レジスタの前々段の単位レジスタの出力 Out がハイレベルのときに、当該入力信号 In をローレベルにすることによって、単位レジスタ内の記憶素子に蓄積された電荷を放電するためのリセットトランジスタである。その結果、各単位レジスタは、出力信号 Out をハイレベルにしたとき、3 段前方の単位レジスタの入力信号 In をリセットすることになる。

20      図 7 A は、図 6 に示したシフトレジスタにおいて 1 つの単位レジスタだけが出力信号を出力する通常走査モードにおける動作タイミングを示すタイムチャートである。同図においてクロック信号 Clk1、Clk2、出力信号 Out は、図 6 に示した信号である。出力信号 Out はクロック信号 Clk1、Clk2 に同期して、順にシフトされる。同図のように通常走査モードでは、スタートパルスは 1 つのみが印加された結果、シフトレジスタの出力信号 Out 中の 1 つのみがパルスを出力することになる。

図 7 B は、図 6 に示したシフトレジスタにおいて 2 つ単位レジスタが出力信号を出力する特殊走査モードにおける動作タイミングを示すタイムチャートである。同図では、4 クロックの間隔をおいて 2 つのスタートパルスが印加された場合の様子を示している。その結果、各出力 Out

5 には、2 つのパルスがスタートパルスと同じ間隔をおいて出力される。例えば、本シフトレジスタが、図 1 に示したシフトレジスタ 6 2 である場合、1 つ目のパルスは、撮像素子の 1 行をリセットするためのパルスとして、2 つ目のパルスは、当該 1 行から画素値を読み出すためのパルスとして利用され、電子シャッタに利用できる。

10 以上説明してきたように本実施の形態におけるシフトレジスタは、単位レジスタ Res がハイレベルを出力したとき、当該単位レジスタのシフト方向後方に隣接する単位レジスタの入力信号をリセットするためのトランジスタ Tr3 と、単位レジスタがハイレベルを出力したとき、当該単位レジスタのシフト方向前方に位置する単位レジスタの入力信号をリセ

15 ットするためのトランジスタ Tr8 を備える。これにより、前方の単位レジスタの入力信号をクリアするので、シフト動作の途中の任意のタイミングで 2 つ目のスタートパルスを印加することができる。その結果、任意の間隔で 2 つのパルスを走査する特殊走査をすることができ、例えば電子シャッタに利用することができる。

## 20 <実施の形態 2>

図 8 は、本発明の実施の形態 2 における双方向シフトレジスタの構成を示す図である。同図の双方向レジスタは、単位レジスタ Res1、Res2、・・・(何れか 1 を Res と略す) トランジスタ Tr4-1、Tr4-2、・・・(同 Tr4) と、トランジスタ Tr5-1、Tr5-2、・・・(同 Tr5) と、トラン

25 ジスタ Tr3-1、Tr3-2、・・・(同 Tr3) と、トランジスタ Tr8-1、Tr8-2、・・・(同 Tr8) とを備える。また、図中の制御信号 Norm、Rev は、シフト

方向を指定する信号であり、(Norm、Rev)=(ハイレベル、ローレベル)である場合には順方向シフト動作を指定し、(Norm、Rev)=(ローレベル、ハイレベル)である場合には逆方向シフト動作を指定する。

5      トランジスタ Tr4 は、順方向シフト動作時に（制御信号 Norm がハイレベルのとき）オンになり、単位レジスタの入出力を順方向に接続する。

トランジスタ Tr5 は、逆方向シフト動作時に（制御信号 Rev がハイレベルのとき）オンになり、単位レジスタの入出力を逆方向に接続する。

トランジスタ Tr3 及びトランジスタ Tr8 は、順方向シフト動作の場合も逆方向シフト動作の場合も、出力信号をハイレベルにした単位レジスタから見てシフト方向後方の単位レジスタの入力信号と、シフト方向の前方の単位レジスタの入力信号とをリセットするために備えられている。  
10      以下、（A）順方向シフトにおけるシフト方向前方、（B）順方向シフトにおけるシフト方向後方、（C）逆方向シフトにおけるシフト方向前方、（D）逆方向シフトにおけるシフト方向後方のそれぞれの場合の単位レジスタの入力信号のリセットに分けて説明する。  
15

（A）各トランジスタ Tr8 は、順方向シフト動作時には、ゲートに接続された出力信号 Out がハイレベルになったとき、その出力信号 Out を出力した単位レジスタのシフト方向前方に位置する単位レジスタ（以下、順方向前方単位レジスタと呼ぶ）の入力信号 In をリセットする。  
20      図 9 は、単位レジスタ Res2 の出力信号がハイレベルになったとき順方向前方単位レジスタがリセットされる様子を示す説明図である。同図のように、単位レジスタ Res2 の出力信号 Out2 がハイレベルになるとトランジスタ Tr8-5 がオンする（同図）。その結果、順方向前方単位レジスタ（この場合、単位レジスタ Res5）の入力信号がトランジスタ Tr8-5  
25      を介してグラウンドレベルになりリセットされる（同図）。

（B）各トランジスタ Tr3 は、順方向シフト動作時には、ゲートに接

続された出力信号 Out がハイレベルになったとき、その出力信号 Out  
を出力した単位レジスタのシフト方向後方に隣接する単位レジスタ（以  
下、順方向後方単位レジスタと呼ぶ）の入力信号 In をリセットする。

図 1 0 は、単位レジスタ Res2 の出力信号がハイレベルになったときの  
5 順方向後方単位レジスタの入力信号がリセットされる様子を示す説明図  
である。同図のように、単位レジスタ Res2 の出力信号 Out2 がハイレ  
ベルになるとトランジスタ Tr3-1 がオンする（同図）。その結果、順  
方向後方単位レジスタ（この場合、単位レジスタ Res1）の入力信号が  
トランジスタ Tr3 を介してグラウンドレベルになりリセットされる（同図  
10 ））。

（C）各トランジスタ Tr3 は、逆方向シフト動作時には、ゲートに接  
続された出力信号 Out がハイレベルになったとき、その出力信号 Out  
を出力した単位レジスタからシフト方向前方に位置する単位レジスタ  
（以下、逆方向前方単位レジスタと呼ぶ）の入力信号をリセットする。

15 図 1 1 は、単位レジスタ Res4 の出力信号がハイレベルになったとき逆  
方向前方単位レジスタがリセットされる様子を示す説明図である。同図  
のように、単位レジスタ Res4 の出力信号 Out4 がハイレベルになると  
トランジスタ Tr3-3 がオンする（同図）。その結果、逆方向前方単位  
レジスタ（この場合、単位レジスタ Res1）の入力信号がトランジスタ  
20 Tr3-3 とトランジスタ Tr5-2 とを介してグラウンドレベルになりリセット  
される（同図）。

（D）各トランジスタ Tr8 は、逆方向シフト動作時には、ゲートに接  
続された出力信号 Out がハイレベルになったとき、その出力信号 Out  
を出力した単位レジスタからシフト方向後方に隣接する単位レジスタ  
25 （以下、逆方向後方単位レジスタと呼ぶ）の入力信号をリセットする。

図 1 2 は、単位レジスタ Res1 の出力信号がハイレベルになったとき逆



方向後方単位レジスタがリセットされる様子を示す説明図である。同図のように、単位レジスタ Res1 の出力信号 Out1 がハイレベルになるとトランジスタ Tr8-4 がオンする（同図）。その結果、逆方向後方単位レジスタ（この場合、単位レジスタ Res2）の入力信号がトランジスタ  
5 Tr8-4 とトランジスタ Tr5-3 とを介してグランドレベルになりリセットされる（同図）。

このように、上記（A）（B）（C）（D）のリセットは、トランジスタ Tr8、Tr3、Tr3、Tr8 によりなされる。言い換えれば、トランジスタ Tr8  
10 Tr3 は、（A）と（D）の場合に兼用のリセットトランジスタ、トランジスタ Tr3 は、（B）と（C）の場合に兼用のリセットトランジスタとして利用されている。

以上のように構成された本実施の形態における双方向シフトレジスタによれば、順方向シフト動作においても、逆方向シフト動作においても、前方の単位レジスタの入力信号をクリアするので、シフト動作の途中の  
15 任意のタイミングで2つ目のスタートパルスを加えることができる。これにより、順方向シフト動作においても、逆方向シフト動作においても、単位レジスタの1つだけが出力信号を出力する通常操作と、単位レジスタの2つが出力信号を出力する特殊走査とを行うことができる。

順方向シフト動作時における通常走査及び特殊走査のタイムチャート  
20 は、図7A、7Bに示したものと同様である。

図13Aは、逆方向シフト動作時における通常走査のタイムチャートを示す。同図は、図7Aと比較して、シフト方向のみが異なっている。

図13Bは、逆方向シフト動作時における特殊走査のタイムチャートを示す。同図は、図7Bと比較して、シフト方向のみが異なっている。  
25 図13Bにおいて、1つの出力信号 Out から出力される2つのパルスの間隔は、2つのスタートパルスの入力タイミングによって任意に設定す

ることができる。本シフトレジスタが、図 1 に示したシフトレジスタ 6  
2 である場合、1 つ目のパルスは、撮像素子の 1 行をリセットするた  
めのパルスとして、2 つ目のパルスは、当該 1 行から画素値を読み出すた  
めのパルスとして利用され、電子シャッタに利用できる。しかも、図 1  
5 3 B では逆方向シフトをしているので、固体撮像装置では、上下が反転  
した画像を得ることができる。

以上説明してきたように本実施の形態における固体撮像装置によれば、  
順方向シフトの場合も、逆方向シフトの場合も前方の単位レジスタの入  
力信号をクリアするので、シフト動作の途中の任意のタイミングで 2 つ  
10 目のスタートパルスを印加することができる。しかも、トランジスタ Tr3、  
Tr8 は、順方向シフトと逆方向シフトとのどちらの場合もリセットトラ  
ンジスタとして兼用しているので、回路規模を小さくすることができる。

なお、図 6 に示したシフトレジスタにおいて、トランジスタ Tr8 は、  
各単位レジスタから 3 段前方の単位レジスタの入力信号 In をリセット  
15 するように設けられているが、2 段以上であればよい。例えば、10 段、  
20 段等任意に設計してもよい。

また、図 6 及び 3 のシフトレジスタにおいてトランジスタ Tr3-1 は、  
入力信号 In1 がハイレベルとローレベルの 2 状態をとる場合は、省略し  
てもよい。

20 また、図 8 における各単位レジスタへの入力信号 In の直前にトラン  
ジスタ Tr6 を挿入し、トランジスタ Tr6 のゲートに単位レジスタとは異  
なる方のクロック信号を入力したとともよい。こうすれば、トランジス  
タ Tr6 は、単位レジスタからみた入力信号 In の負荷容量をトランジス  
タ Tr6 の一個分に制限し、単位レジスタ内部のブート電圧の低下を防止  
25 することができる。例えば、上記の双方向シフトレジスタのように、1  
つの単位レジスタに対して前段のレジスタ信号を入力するトランジスタ

と後段のレジスタ信号を入力するトランジスタとが接続される場合に、トランジスタ Tr6 を介して単位レジスタの入力に接続すれば、負荷容量を増大させることを防止することができる。その結果ブート電圧の低下を防止することができる。

5      また、図 1 4 は、他の実施の形態におけるシフトレジスタの構成を示すブロック図である。図 6 に示したシフトレジスタでは、トランジスタ Tr8 によってハイレベルを出力した単位レジスタの 3 段前方の単位レジスタの入力信号をリセットしているのに対して、図 1 4 に示すシフトレジスタでは、トランジスタ Tr8 によってハイレベルを出力した単位レジスタの 2 段前方の単位レジスタの入力信号をリセットしている。

Although the present invention has been fully described by way of examples with reference to the accompanying drawings, it is to be noted that various changes and modifications will be apparent to those skilled in the art. Therefore, unless otherwise such changes and modifications depart from the scope of the present invention, they should be construed as being included therein.

What is claimed is:

1. ダイナミックロジック回路により形成され、二次元に配列された撮像素子の行又は列を順次選択するためのシフトレジスタを有する固体撮像装置であって、

5 前記シフトレジスタは、信号を保持する複数段の単位レジスタと、複数の第1リセット回路と、複数の第2リセット回路とを有し、

各第1リセット回路は、単位レジスタの1つに対応して備えられ、当該単位レジスタがハイレベルを出力したとき、当該単位レジスタのシフト方向後方に位置する後方単位レジスタの入力信号をリセットし、

10 各第2リセット回路は、単位レジスタの1つに対応して備えられ、当該単位レジスタがハイレベルを出力したとき、当該単位レジスタのシフト方向前方に位置する前方単位レジスタの入力信号をリセットする

ことを特徴とする固体撮像装置。

15 2. 前記前方単位レジスタは、各第2リセット回路に対応する単位レジスタから少なくとも2段以上シフト方向前方に位置する何れかの単位レジスタである

ことを特徴とする請求項1記載の固体撮像装置。

20 3. 前記各第1リセット回路は、対応する単位レジスタの出力信号がハイレベルであるときにオンする第1トランジスタを有し、前記後方単位レジスタへの入力信号線を第1トランジスタを介してローレベルにし、

前記各第2リセット回路は、対応する単位レジスタの出力信号がハイレベルであるときにオンする第2トランジスタを有し、前記前方単位レ

25 ジスタの入力信号線を第2トランジスタを介してローレベルにする

ことを特徴とする請求項1記載の固体撮像装置。

4. 前記前方単位レジスタは、各第2リセット回路に対応する単位レジスタから少なくとも2段以上シフト方向前方に位置する何れかの単位レジスタである

5. ことを特徴とする請求項3記載の固体撮像装置。

5. ダイナミッククロジック回路により形成され、二次元に配列された撮像素子の行又は列を順次選択するための双方向シフトレジスタを有する固体撮像装置であって、

10. 前記双方向シフトレジスタは、信号を保持する複数段の単位レジスタと、複数の第1リセット回路と、複数の第2リセット回路とを有し、

各第1リセット回路は、単位レジスタの1つに対応して備えられ、順方向シフト動作時に当該単位レジスタがハイレベルを出力したとき、当該単位レジスタのシフト方向後方に位置する順方向後方単位レジスタの入力信号をリセットし、逆方向シフト動作時に対応する単位レジスタがハイレベルを出力したとき、当該単位レジスタからシフト方向前方に位置する逆方向前方単位レジスタの入力信号をリセットし、

各第2リセット回路は、単位レジスタの1つに対応して備えられ、順方向シフト動作時に、当該単位レジスタがハイレベルを出力したとき、当該単位レジスタのシフト方向前方に位置する順方向前方単位レジスタの入力信号をリセットし、逆方向シフト動作時に対応する単位レジスタがハイレベルを出力したとき、当該単位レジスタのシフト方向後方に位置する逆方向後方単位レジスタの入力信号をリセットする ことを特徴とする固体撮像装置。

25

6. 前記順方向前方単位レジスタは、各第2リセット回路に対応する単

位レジスタから少なくとも２段以上シフト方向前方に位置する何れかの単位レジスタであり、

前記逆方向前方単位レジスタは、各第１リセット回路に対応する単位レジスタから少なくとも２段以上シフト方向前方に位置する何れかの単位レジスタである

ことを特徴とする請求項５記載の固体撮像装置。

７．前記双方向シフトレジスタは、順方向シフト動作において前記複数段の単位レジスタの入出力を順方向に接続する複数の順接続用トランジスタと、逆方向シフト動作において前記複数段の単位レジスタの入出力を逆方向に接続する複数の逆接続用トランジスタとを有し、

各第１リセット回路は、対応する単位レジスタの出力信号がハイレベルであるときにオンになりかつグラウンド線に接続された第１トランジスタを有し、前記順方向後方単位レジスタへの入力信号線と第１トランジスタとの間を前記順接続用トランジスタを介して接続するとともに、前記逆方向前方単位レジスタの入力信号線と第１トランジスタとの間を前記逆接続用トランジスタを介して接続し、

各第２リセット回路は、対応する単位レジスタの出力信号がハイレベルであるときにオンになりかつグラウンド線に接続された第２トランジスタを有し、前記順方向前方単位レジスタへの入力信号線と第２トランジスタとの間を前記順接続用トランジスタを介して接続するとともに、前記逆方向後方単位レジスタの入力信号線と第２トランジスタとの間を前記逆接続用トランジスタを介して接続している

ことを特徴とする請求項５記載の固体撮像装置。

８．前記順方向前方単位レジスタは、各第２リセット回路に対応する単

位レジスタから少なくとも２段以上シフト方向前方に位置する何れかの単位レジスタであり、

前記逆方向前方単位レジスタは、各第１リセット回路に対応する単位レジスタから少なくとも２段以上シフト方向前方に位置する何れかの単位レジスタである

ことを特徴とする請求項７記載の固体撮像装置。

９．ダイナミックロジック回路により形成され、二次元に配列された撮像素子の行又は列を順次選択するためのシフトレジスタを有する固体撮像装置における撮像素子の駆動方法であって、

前記シフトレジスタは、複数段の単位レジスタを有し、

前記駆動方法は、

前記シフトレジスタを１段シフトするステップと、

１段シフトによってハイレベルを出力した単位レジスタについて、当該単位レジスタからシフト方向後方に位置する後方単位レジスタの入力信号をリセットする第１リセットステップと、

１段シフトによってハイレベルを出力した単位レジスタについて、当該単位レジスタに対してシフト方向前方に位置する前方単位レジスタの入力信号をリセットする第２リセットステップと

を有することを特徴とする駆動方法。

１０．ダイナミックロジック回路により形成され、二次元に配列された撮像素子の行又は列を順次選択するためのシフトレジスタを有する固体撮像装置における撮像素子の駆動方法であって、

前記シフトレジスタは、複数段の単位レジスタと、順方向シフト動作において前記複数段の単位レジスタの入出力を順方向に接続する複数の

順接続用トランジスタと、逆方向シフト動作において前記複数段の単位レジスタの入出力を逆方向に接続する複数の逆接続用トランジスタとを有し、

前記駆動方法は、

- 5      順方向シフト動作モードにおいて各順接続用トランジスタをオンに各逆接続用トランジスタをオフに、逆方向シフト動作モードにおいて各順接続用トランジスタをオフに各逆接続用トランジスタをオンに設定する設定ステップと、

前記シフトレジスタを１段シフトするステップと、

- 10      １段シフトによってハイレベルを出力した単位レジスタについて、当該単位レジスタからシフト方向後方に隣接する後方単位レジスタの入力信号をリセットする第１リセットステップと、

１段シフトによってハイレベルを出力した単位レジスタについて、当該単位レジスタに対してシフト方向前方に位置する前方単位レジスタの

- 15      入力信号をリセットする第２リセットステップと

を有することを特徴とする駆動方法。

- 11      ダイナミックロジック回路により形成され、二次元に配列された撮像素子の行又は列を順次選択するためのシフトレジスタを有する固体  
20      撮像装置を備えるカメラであって、

前記シフトレジスタは、信号を保持する複数段の単位レジスタと、複数の第１リセット回路と、複数の第２リセット回路とを有し、

- 各第１リセット回路は、単位レジスタの１つに対応して備えられ、当該単位レジスタがハイレベルを出力したとき、当該単位レジスタのシフト  
25      方向後方に位置する後方単位レジスタの入力信号をリセットし、

各第２リセット回路は、単位レジスタの１つに対応して備えられ、当



該単位レジスタがハイレベルを出力したとき、当該単位レジスタのシフト方向前方に位置する前方単位レジスタの入力信号をリセットすることを特徴とするカメラ。

## ABSTRACT OF DISCLOSURE

本発明の固体撮像装置はシフトレジスタを備え、前記シフトレジスタは、複数段の単位レジスタ Res と、複数のトランジスタ Tr3 と、複数のトランジスタ Tr8 とを有し、各トランジスタ Tr3 は、単位レジスタ Res の 1 つに対応して備えられ、当該単位レジスタ Res がハイレベルを出力したとき、当該単位レジスタ Res のシフト方向後方に位置する後方単位レジスタの入力信号 In をリセットし、各トランジスタ Tr8 は、単位レジスタの 1 つに対応して備えられ、当該単位レジスタがハイレベルを出力したとき、当該単位レジスタのシフト方向前方に位置する前方単位レジスタの入力信号をリセットする。